

ブラシレスモータドライバの設計事例

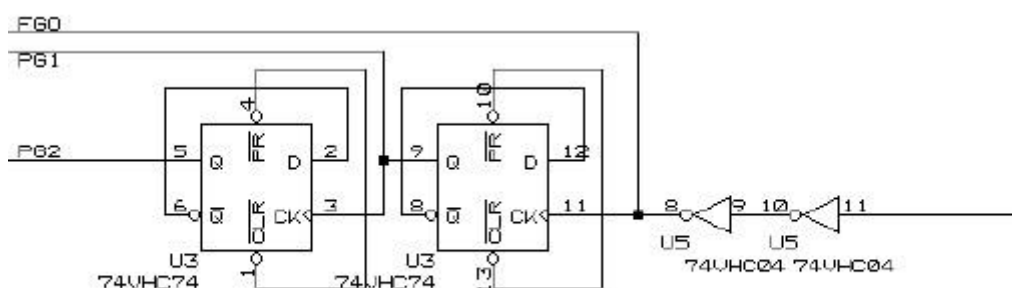
(回路ブロック編)

PG 生成回路の設計と部品選定

PG 信号生成回路

PG 信号はリアルタイム性が重視されるため、FG 信号からハードウェアロジック回路を使って生成します。

下記に分周回路を示します。



- MCD が生成する FG（電気角当たりの速度信号・・・ $1\text{ppr} \times 1/2$ 極数）を CMOS Buffer (U5:74VHC04) で低いインピーダンスに変換
- モータ極数に合わせて FG 信号を D-FF (U3:74HC74) にて $1/2$ と $1/4$ に分周処理し PG1、PG2 を生成する

ここで生成した FG、PG1 (or PG2) を上流コントローラ (外部) へ出力しモータ実動作速度 FG 信号、ロータ同期用 PG 信号としてユーザ速度指令を発する制御器へ渡します。

ポイント

MCD が生成した信号を出力駆動力の高い CMOS バッファを介しドライバ内の信号と電氣的に分離し、低インピーダンス信号として外部へ出力します。これは外部回路による干渉などの影響を低減し、ドライバの制御不具合を防ぐことを目的としています。

構成部品の選定

- バッファ用 CMOS インバータ IC :

U5:TC74VHC04FK TOSHIBA 製 (VSSOP14)

基板面積に配慮し、小型パッケージ(VSSOP14) のものを選択

- 分周器用 D-FF IC:

U3:TC74HC74FK TOSHIBA 製 (VSSOP14)

基板面積に配慮し、小型パッケージ(VSSOP14) のものを選択